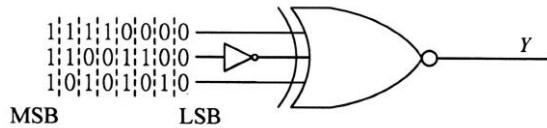


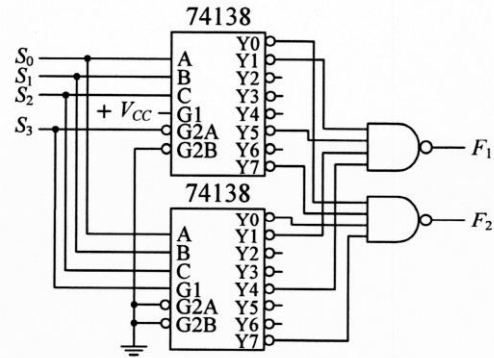
106 學年度四技二專統一入學測驗 電機與電子群資電類專業(二) 試題

第一部份：數位邏輯(第 1 至 10 題，每題 2.5 分，共 25 分)

- 在數位信號脈波的上升緣中，從振幅的 10% 到振幅的 90% 之時間，稱之為？
(A)脈波寬度 (B)脈波週期 (C)設定時間 (D)上升時間。
- 將十六進位數字 $5A.C_{(16)}$ 轉換為四進位數字，下列何者正確？
(A) $1011010.1100_{(4)}$ (B) $1122.3_{(4)}$ (C) $132.3_{(4)}$ (D) $90.75_{(4)}$ 。
- 在圖(一)中，假設邏輯閘延遲時間為 0。若將左邊三個位元組資料由 LSB(最低有效位元)到 MSB(最高有效位元)依序輸入至邏輯電路之後，其輸出 Y 的位元組結果為何(最左位元為 MSB，最右位元為 LSB)？
(A)01101001 (B)10010110 (C)01010101 (D)10101010。



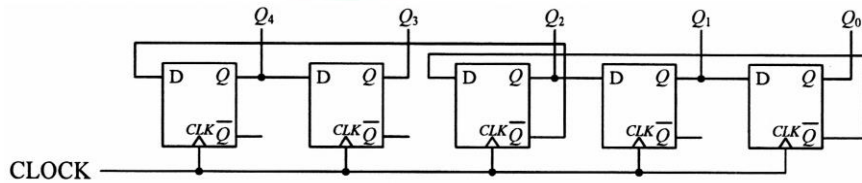
圖(一)



圖(二)

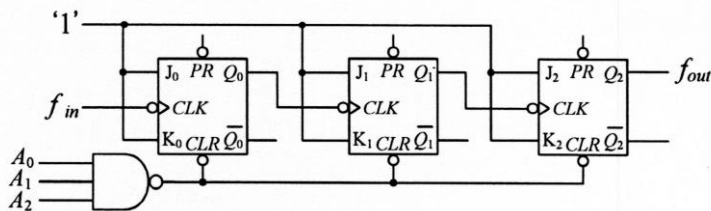
- 以下四個組合邏輯電路，何者的真值表與其他三者不同？
(A) (B) (C) (D)
- 如圖(二)使用兩顆 74138 IC 來實現布林函數 $F_1(S_3, S_2, S_1, S_0)$ 與 $F_2(S_3, S_2, S_1, S_0)$ ，下列何者正確？
(A) $F_1(S_3, S_2, S_1, S_0) = \Sigma(1,5,9,12)$ 且 $F_2(S_3, S_2, S_1, S_0) = \Sigma(0,7,8,15)$
(B) $F_1(S_3, S_2, S_1, S_0) = \Sigma(0,7,8,15)$ 且 $F_2(S_3, S_2, S_1, S_0) = \Sigma(1,5,9,12)$
(C) $F_1(S_3, S_2, S_1, S_0) = \Sigma(1,5,8,11)$ 且 $F_2(S_3, S_2, S_1, S_0) = \Sigma(0,7,8,14)$
(D) $F_1(S_3, S_2, S_1, S_0) = \Sigma(2,3,4,6)$ 且 $F_2(S_3, S_2, S_1, S_0) = \Sigma(2,3,5,6)$ 。

6. 有一個邏輯電路可將頻率為 256Hz 的輸入方波信號除頻為 1Hz，其結構主要為使用 D 型正反器的"非同步計數器"，其中每個 D 型正反器的傳遞延遲時間為 10ns，從整體電路反應時間來看，此除頻電路正常操作的最高工作頻率為何？
 (A)80MHz (B)12.5MHz (C)2.56MHz (D)0.390625MHz。
7. 如圖(三)電路圖中，若電路狀態的呈現以 $Q_4 Q_3 Q_2 Q_1 Q_0$ 表示，請問何種初始狀態下，電路經過 7 個時脈週期後會呈現 10001 狀態？
 (A)11011 (B)10101 (C)00000 (D)11111。



圖(三)

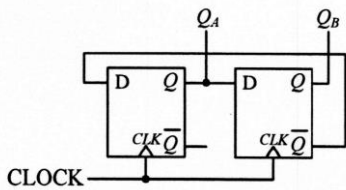
8. 小明必須設計一個邏輯電路，目標是將時脈信號的頻率從 $10\text{MHz}(f_{in})$ 除頻為 $2\text{MHz}(f_{out})$ 。圖(四)所示為小明應用非同步計數器所設計的除頻器電路，其中， Q_2 為最高位元(MSB)，而 Q_0 為最低位元(LSB)，但 NAND 閘的輸入信號 $A_2 A_1 A_0$ 與正反器輸出信號 $Q_2 Q_1 Q_0$ 有尚未完成的連接關係。假設所有正反器的 $PR=1$ ，試問此電路中 $A_2 A_1 A_0$ 與 $Q_2 Q_1 Q_0$ 之連接關係式為何？
 (A) $A_2 A_1 A_0 = \overline{Q_2} Q_1 Q_0$ (B) $A_2 A_1 A_0 = Q_2 \overline{Q_1} \overline{Q_0}$
 (C) $A_2 A_1 A_0 = Q_2 \overline{Q_1} \overline{Q_0}$ (D) $A_2 A_1 A_0 = Q_2 Q_1 \overline{Q_0}$ 。



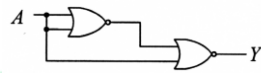
圖(四)

ALeader

9. 如圖(五)所示之計數器，其時脈 CLOCK 輸入頻率為 60Hz 的方波(準位'1'的時間佔週期 50%)，請問 Q_A 的輸出信號頻率為何？在每個週期輸出信號中，準位'1'的時間所佔之百分比又為何？
- (A) 頻率為 20Hz，準位為'1'的時間佔一個週期的 25%
- (B) 頻率為 15Hz，準位為'1'的時間佔一個週期的 50%
- (C) 頻率為 15Hz，準位為'1'的時間佔一個週期的 25%
- (D) 頻率為 30Hz，準位為'1'的時間佔一個週期的 66%。



圖(五)



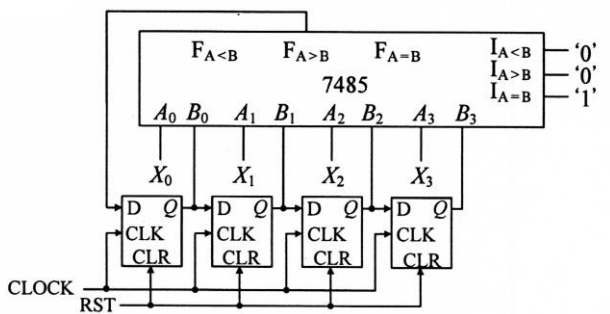
圖(六)

10. 如圖(六)所示，假設圖內兩個邏輯閘的延遲時間皆為 T_d ，請問下列敘述何者正確？
- (A) 當 A 輸入一個由高準位轉為低準位的脈波，則 Y 會輸出一個寬度為 T_d 的高準位脈波，而後維持低準位
- (B) 當 A 輸入一個由低準位轉為高準位的脈波，則 Y 輸出一個寬度為 T_d 的高準位脈波，而後維持低準位
- (C) 當 A 輸入一個由高準位轉為低準位的脈波，則 Y 在延遲 2 個 T_d 時間後，產生一個脈波上升正緣，並維持寬度為 T_d 的高準位脈波，而後維持低準位
- (D) 當 A 輸入一個由低準位轉為高準位的脈波，則 Y 在延遲 2 個 T_d 時間後，產生一個脈波上升正緣，並維持寬度為 T_d 的高準位脈波，而後維持低準位。

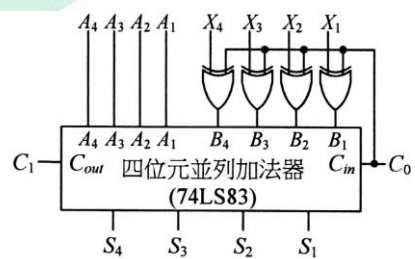
第二部份：數位邏輯實習(第 11 至 20 題，每題 2.5 分，共 25 分)

11. 針對儀器設備使用不當所引起的電器火災，應如何妥善處置？
- (A) 切斷電源後，必須使用特種金屬化學乾粉撲滅
- (B) 切斷電源前，必須使用泡沫滅火器
- (C) 切斷電源前，可使用泡沫滅火器
- (D) 切斷電源後，才可使用水撲滅。

12. 關於常用的實驗儀器特性與使用方法之敘述，下列何者錯誤？
- (A) 三用電表 ACV 檔所量測得到的電壓值為均方根值
 (B) 示波器可以提供任意頻率的時脈信號
 (C) 邏輯探測棒是用來測試數位電路中某一測試點的邏輯準位
 (D) 若函數波形產生器的信號峰值衰減鈕選擇 -40dB 時，則輸出信號的振幅衰減為原有振幅的 1/100。
13. 在"只使用一顆邏輯 IC"的條件下，下列何者可以實現兩個獨立的雙輸入互斥或閘？
- (A) 一顆內含 6 個反閘的 7404 (B) 一顆內含 4 個或閘的 7432
 (C) 一顆內含 4 個反互斥或閘的 74266 (D) 一顆內含 4 個反或閘的 7402。
14. 如圖(七)中的環狀計數器，一開始由 RST 信號重置計數器，重置之後 RST 維持低準位，接到 B 之 D 型正反器輸出皆為 0。若 X 表示為 7485 的 A 輸入，同時 X₃ 為最高位元，且 A₃ 與 B₃ 亦為最高位元，請問下列敘述何者正確？
- (A) 若 X=9，經過五個時脈週期後，7485 的輸入 B=7
 (B) 若 X=5，經過四個時脈週期後，7485 的輸入 B=7
 (C) 若 X=9，經過四個時脈週期後，7485 的輸入 B=14
 (D) 若 X=5，經過四個時脈週期後，7485 的輸入 B=14。



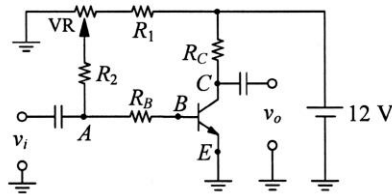
圖(七)



圖(八)

15. 4 位元的加法器 IC 74LS83，其輸入接腳有"加數"與"被加數"外，還有"前級進位"位元；輸出接腳有"和"與"進位"位元，請問一顆 74LS83 全部的接腳數目為何？
- (A)20 (B)18 (C)16 (D)14。
16. 圖(八)所示為利用四位元並列加法器所設計的邏輯電路，其中，輸入信號為 A₄A₃A₂A₁、X₄X₃X₂X₁ 和前級進位輸入 C₀，相加後產生的輸出信號為 S₄S₃S₂S₁ 與進位輸出 C₁。試問當 C₀=1 時，且輸入信號 A₄A₃A₂A₁=0100 和 X₄X₃X₂X₁=0111，則進位輸出 C₁ 與輸出信號 S₄S₃S₂S₁ 為何？
- (A) C₁=0 且 S₄S₃S₂S₁=1101 (B) C₁=1 且 S₄S₃S₂S₁=1101
 (C) C₁=0 且 S₄S₃S₂S₁=1011 (D) C₁=1 且 S₄S₃S₂S₁=1011。

23. 如圖(十二)所示之電晶體共射極(Common Emitter)組態的放大器電路中，於輸入端輸入一弦波電壓信號 v_i ，以示波器觀察輸出信號 v_o ，發現輸出信號之正半週波形嚴重失真，但輸出信號之負半週波形堪稱正常且不易目視出有失真的現象。關於導致此失真現象的因素，下列哪一項推測較為合理？
- (A) R_B 之電阻值太小
 (B) 流進基極(Base)之偏壓電流 I_B 太大
 (C) 電晶體之直流電流增益 β 值太小
 (D) 直流偏壓點之集極(Collector)對射極(Emitter)的電壓 V_{CE} 太低。



圖(十二)

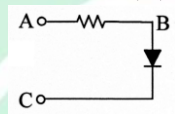
24. 在雙載子(BJT)電晶體單級放大器中，常見三種基本電路架構(共射極、共集極、共基極)。若定義功率增益為輸出功率對輸入功率之比值，以下哪一種電路架構之輸出電壓與輸入電壓相位差約 180° ，且具有最大之功率增益？
- (A) 共基極放大器
 (B) 共集極放大器
 (C) 共射極放大器
 (D) 三種基本電路架構之功率增益大小與相位差均一樣。
25. 使用雙載子電晶體(BJT)設計之串級放大電路架構中，前後級之間信號傳遞有 RC 耦合、直接耦合、變壓器耦合等三種可能方式，下列敘述何者錯誤？
- (A) RC 耦合放大電路：各級間之耦合電容對直流信號有阻隔作用，各放大級間之直流偏壓不會互相影響
 (B) RC 耦合放大電路：各級間之耦合電容會影響低頻信號之電壓增益
 (C) 直接耦合放大電路：前一級輸出信號直接送至下一級輸入端，沒有耦合電容影響，電路元件值有誤差時偏壓點不易受影響，電路穩定度較好
 (D) 變壓器耦合放大電路：各級之間以變壓器作為連接，直流功率損失較小，較容易藉由調整變壓器匝數比來達成阻抗匹配。

26. 小華擬使用指針型三用電表來判別某一接面型場效電晶體(JFET)2SK30A 之接腳。首先，他將三用電表切至歐姆檔區($R \times 10 \Omega$)，在量測其接腳 1 和接腳 2 間之電阻值與接腳 1 和接腳 3 間之電阻值時，發現均呈現低電阻狀態。若小華將原有探棒對調之後再重覆前述量測步驟，卻發現均呈現高電阻狀態。小華即判斷接腳 1 與另外兩支接腳 2 與 3 之間為單向導通，則接腳 1 應為

(A)源極(Source) (B)閘極(Gate) (C)汲極(Drain) (D)射極(Emitter)。

27. 於如圖(十三)所示電路，我們擬以示波器之 X-Y 模式觀察 PN 二極體 1N 4001 之特性。首先，將節點 A 和節點 C 間以信號產生器輸入適當的弦波電壓信號，後續示波器 CH1 與 CH2 探棒的接法，有以下幾種可能性：甲、CH1 之正端與負端分別接至節點 A 與 B；CH2 之正端與負端分別接至節點 A 與 B。乙、CH1 之正端與負端分別接至節點 A 與 B；CH2 之正端與負端分別接至節點 C 與 B。丙、CH1 之正端與負端分別接至節點 C 與 B；CH2 之正端與負端分別接至節點 A 與 B。丁、CH1 之正端與負端分別接至節點 A 與 B；CH2 之正端與負端分別接至節點 B 與 C。請問上述四項敘述中，合理或可行的敘述為哪幾項？

(A)甲、丁 (B)乙、丙 (C)甲、乙、丙 (D)甲、丙。



圖(十三)

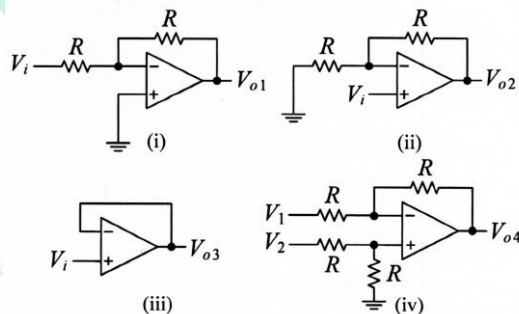
28. 如圖(十四)所示，為使用運算放大器(OPA)之四個不同應用電路。假設運算放大器均為理想，則下列敘述何者錯誤？

(A)圖(i)中 $V_{o1} = -V_i$

(B)圖(ii)中 $V_{o2} = 2V_i$

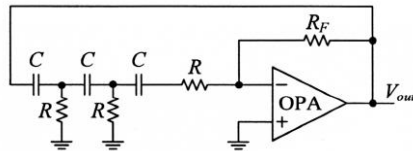
(C)圖(iii)中 $V_{o3} = V_i$

(D)圖(iv)中 $V_{o4} = V_1 - V_2$ 。



圖(十四)

29. 如圖(十五)所示為結合三級 RC 相移與運算放大器(OPA)之振盪電路。若希望藉由調整電阻 R 、電容 C 與電阻 R_F 之元件值來降低此振盪電路之輸出頻率，則下列元件值調整的組合，何者最有可能達成目標？
 (A) R 調大、 R_F 調大 (B) C 調小、 R_F 調大 (C) C 調小、 R_F 調小 (D) R 調小、 R_F 調小。



圖(十五)

30. 關於金氧半場效電晶體(MOSFET)放大電路常見之三種基本架構，包含：共源極(Common Source)、共汲極(Common Drain)、共閘極(Common Gate)，則下列敘述何者正確？
 (A) 共源極放大電路中，輸入電壓信號經由閘極送入，輸出電壓信號經由汲極取出，且輸出與輸入電壓信號必定會同相位
 (B) 共閘極放大電路中，輸出與輸入電壓信號之相位接近，且具有較低之輸入阻抗
 (C) 共汲極放大電路中，具有低輸入阻抗，且電壓增益大於 1
 (D) 共汲極放大電路中，具有高輸入阻抗與低輸出阻抗，可適用於阻抗匹配之應用，且輸出電壓信號與輸入電壓信號相位差約 180° 。

第四部份：計算機概論(第 31 至 40 題，每題 2.5 分，共 25 分)

31. 一般我們在手機上使用或者是下載的 APP，所謂的 APP 所代表的意思是：
 (A) Automation(自動化) (B) Apple(蘋果公司)
 (C) Application(應用軟體) (D) Apparatus(裝置)。
32. 一般傳統硬碟的轉速高低與緩衝區(Buffer)大小是影響硬碟存取效能的重要因素，下列對於緩衝區的描述何者正確？
 (A) 緩衝區是用來減緩硬碟受到外力震盪的區域
 (B) 緩衝區是用來記錄硬碟中壞軌的區域
 (C) 緩衝區是用來存放常用資料的一個暫時性記憶體區域
 (D) 緩衝區是用來記錄開機磁區的記憶體區域。

33. 一般在桌上型個人電腦主機板上面的主記憶體(Main Memory, MM), 大多是使用動態記憶體(DRAM)而不用靜態記憶體(SRAM), 這主要是因為:
- (A)一般 DRAM 比 SRAM 還省電
 - (B)可以善用 DRAM 記憶體需要更新(Refresh)的特性
 - (C)DRAM 晶片密度較大, 所以相同單位面積的晶片內可以有比較大的記憶體儲存空間
 - (D)為了讓關機的時候資料可繼續保存在 DRAM 中。
34. 一般我們在通訊設備或元件使用手冊上看到的 TX/RX 標示, 通常這是表示什麼功能?
- (A)TX/RX 表示傳送與接收
 - (B)TX/RX 表示速度高與低
 - (C)TX 表示信號已經接到, RX 表示警戒
 - (D)TX 表示電源錯誤, RX 表示信號錯誤。
35. 在 Windows 作業系統中, 開啟以 htm 為副檔名的 HTML(HyperText Markup Language)程式, 所看到的"資料格式"是一種:
- (A)點陣圖檔(Bitmap File)
 - (B)文字檔(Text File)
 - (C)壓縮檔(Compressed File)
 - (D)加密檔(Encrypted File)。
36. 下列關於網際網路位址的表示方式之敘述, 下列何者正確?
- (A)IPv 4 位址用 6 組 4 位元的數字來表示, 這些數字彼此會用「.」隔開
 - (B)IPv 6 位址用 4 組 6 位元的數字來表示, 這些數字彼此會用「:」隔開
 - (C)IPv 6 位址用 6 個 8 位元的數字來表示, 這些數字彼此會用「:」隔開
 - (D)IPv 4 位址用 4 個 8 位元的數字來表示, 這些數字彼此會用「.」隔開。
37. 下列關於開放式系統互連(Open System Interconnection, OSI)參考模型的描述, 何者錯誤?
- (A)該模型是由 ISO 組織制定, 是一個用來規範不同電腦系統之間進行通訊的原則
 - (B)該模型中的傳輸層(Transport Layer)負責工作包含「決定封包傳送的最佳傳輸路徑」
 - (C)該模型中的資料連結層(Data Link Layer)負責工作包含「錯誤偵測及更正」
 - (D)該模型中的實體層(Physical Layer)相對應的設備包含有中繼器(Repeater)、集線器(Hub)。
38. 下列通訊網路相關的標準中, 何者常被歸類為無線區域網路(WLAN)?
- (A)RS 485
 - (B)RS 232
 - (C)IEEE 802.11
 - (D)IEEE 802.3。

39. 下列關於雲端運算以及服務的敘述，何者不適當？
- (A)雲端運算是一種分散式運算技術的運用，由多部伺服器進行運算和分析
 - (B)Gmail 是由 Google 公司提供的一種郵件服務，它會自動將網際網路中的郵件快速儲存到個人電腦中，以提供使用者離線(Off-line)瀏覽所有郵件內容
 - (C)雲端服務可以提供一些便利的服務，這些服務包含多人可以透過瀏覽器同時進行文書編輯工作
 - (D)使用智慧型手機在臉書上發佈多媒體訊息時，會使用到雲端服務。
40. 下列關於資訊安全的敘述，何者正確？
- (A)某網站網址(URL)若以 https 開頭，表示該網站主要以 SET 作為安全機制，會將使用者的資料加密
 - (B)FTP 為一種電子安全交易的標準，可以提供網路線上刷卡交易時的保障
 - (C)六種創用 CC 授權條款中，都包含有姓名標示(Attribution)要素
 - (D)一般文字檔(*.txt)容易感染電腦蠕蟲(Worm)。



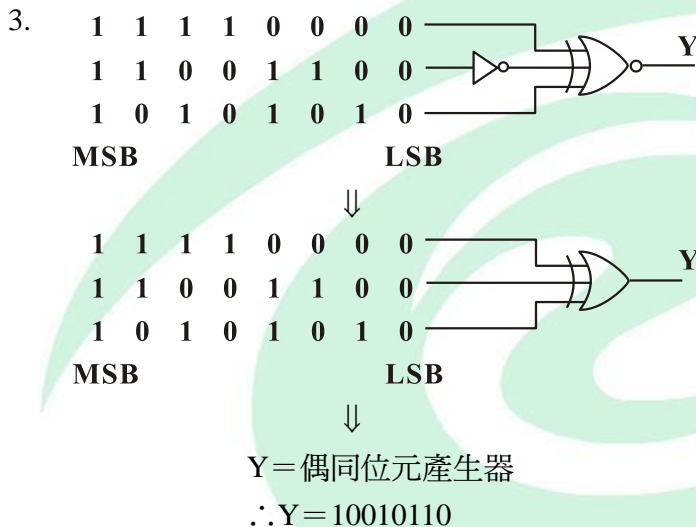
106 學年度四技二專統一入學測驗

電機與電子群資電類專業 (二) 試題詳解

- 1.(D) 2.(B) 3.(B) 4.(A) 5.(A) 6.(B) 7.(A) 8.(C) 9.(B) 10.(A)
 11.(D) 12.(B) 13.(C) 14.(D) 15.(C) 16.(A) 17.(D) 18.(A) 19.(B) 20.(A)
 21.(D) 22.(A) 23.(C) 24.(C) 25.(C) 26.(B) 27.(B) 28.(D) 29.(A) 30.(B)
 31.(C) 32.(C) 33.(C) 34.(A) 35.(B) 36.(D) 37.(B) 38.(C) 39.(B) 40.(C)

1. 振幅 10%~90%稱為上升時間。

2. $5A.C_{(16)} = \underline{01\ 01\ 10\ 10} . \underline{11\ 00}_{(2)}$
 $= 1122.30_{(4)} = 1122.3_{(4)}$



4. (A)

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

(B)

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

(C)

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

(D)

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

\therefore 電路圖真值表與(B)(C)(D)電路圖真值表不同。

5. 如圖：

$S_3=0$ ；上顆 74138 有效($Y_0 \sim Y_7$)

$S_3=1$ ；下顆 74138 有效($Y_0 \sim Y_7 \Rightarrow Y_8 \sim Y_{15}$)

$$\therefore F_1(S_3, S_2, S_1, S_0) = \overline{Y_1} \overline{Y_5} \overline{Y_9} \overline{Y_{12}} = Y_1 + Y_5 + Y_9 + Y_{12} = \Sigma(1, 5, 9, 12)$$

$$F_2(S_3, S_2, S_1, S_0) = \overline{Y_0} \overline{Y_7} \overline{Y_8} \overline{Y_{15}} = Y_0 + Y_7 + Y_8 + Y_{15} = \Sigma(0, 7, 8, 15)$$

【另解】

	S_3	S_2	S_1	S_0	F_1	F_2
0	0	0	0	0	0	1
1	0	0	0	1	1	0
2	0	0	1	0	0	0
3	0	0	1	1	0	0
4	0	1	0	0	0	0
5	0	1	0	1	1	0
6	0	1	1	0	0	0
7	0	1	1	1	0	1
8	1	0	0	0	0	1
9	1	0	0	1	1	0
10	1	0	1	0	0	0
11	1	0	1	1	0	0
12	1	1	0	0	1	0
13	1	1	0	1	0	0
14	1	1	1	0	0	0
15	1	1	1	1	0	1

由輸入輸出真值表得：

$$F_1(S_3, S_2, S_1, S_0) = \Sigma(1, 5, 9, 12)$$

$$F_2(S_3, S_2, S_1, S_0) = \Sigma(0, 7, 8, 15)$$

6. $256 \div N = 1$ ； $N = 256$ ； $2^8 = 256$

D 型正反器需使用 8 個

採非同步計數器

$$f_{\text{clock max}} \leq \frac{1}{10\text{ns} \times 8} \leq \frac{1}{80\text{ns}} \leq 12.5\text{MHZ}$$

7. 如圖

(A)

ck	Q ₄	Q ₃	Q ₂	Q ₁	Q ₀
0	1	1	0	1	1
1	1	1	0	0	1
2	1	1	0	0	0
3	1	1	1	0	0
4	0	1	1	1	0
5	0	0	1	1	1
6	0	0	0	1	1
7	1	0	0	0	1
8	1	1	0	0	0

(B)

ck	Q ₄	Q ₃	Q ₂	Q ₁	Q ₀
0	1	0	1	0	1
1	0	1	0	1	0
2	1	0	1	0	1
3	0	1	0	1	0
⋮		⋮			
⋮		⋮			
⋮		⋮			

(C)

ck	Q ₄	Q ₃	Q ₂	Q ₁	Q ₀
0	0	0	0	0	0
1	1	0	1	0	0
2	0	1	1	1	0
3	0	0	1	1	1
4	0	0	0	1	1
5	1	0	0	0	1
6	1	1	0	0	0
7	1	1	1	0	0
8	0	1	1	1	0

(D)

ck	Q ₄	Q ₃	Q ₂	Q ₁	Q ₀
0	1	1	1	1	1
1	0	1	0	1	1
2	1	0	0	0	1
3	1	1	0	0	0
4	1	1	1	0	0
5	0	1	1	1	0
6	0	0	1	1	1
7	0	0	0	1	1
8	1	0	0	0	1

8. 如圖：

$$10 \div N = 2$$

$$N = 5$$

非同步 MOD-5 利用 Clear 方式：

當 $Q_2Q_1Q_0 = 101$ 時將 5 狀態接到 NAND 輸入端即可

$$\therefore A_2A_1A_0 = Q_2\overline{Q_1}Q_0$$

9. 如圖：

為一個 MOD-4 強生計數器(Johnson-Counter)

∴每一級輸出皆為 MOD-4 且每一級輸出工作週期為 50%

∴ Q_A 頻率為 $60 \div 4 = 15\text{Hz}$

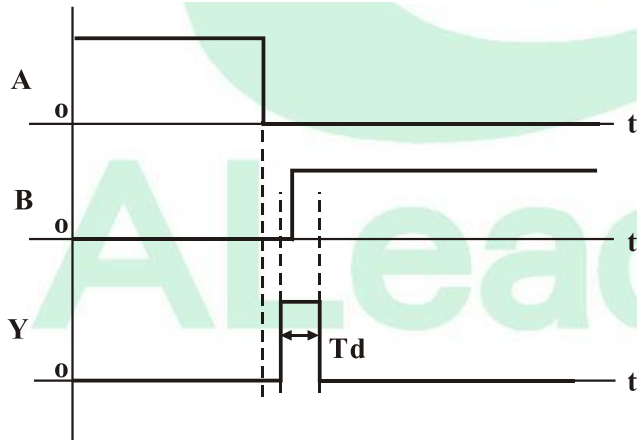
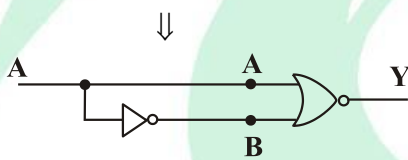
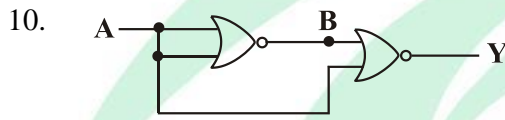
Q_A 工作週期 = 50%

【另解】

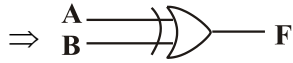
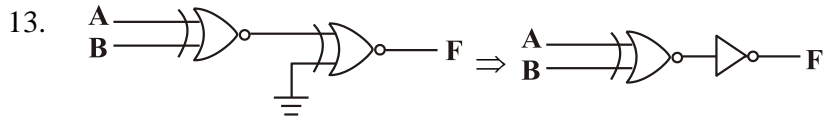
	Q_B	Q_A
0	0	0
1	0	1
2	1	1
3	1	0
0	0	0

$$Q_A \text{ 工作週期} = \frac{2}{4} \times 100\% = 50\%$$

$$Q_B \text{ 工作週期} = \frac{2}{4} \times 100\% = 50\%$$



12. 儀器設備



14. $A_0A_1A_2A_3 \Rightarrow X_0X_1X_2X_3$
 $B_0B_1B_2B_3 \quad Q_0Q_1Q_2Q_3$

$X_0X_1X_2X_3$

$1\ 0\ 0\ 1 = 9$

$Q_0Q_1Q_2Q_3 \xrightarrow{ck1} 1000 \xrightarrow{ck2} 1100 \xrightarrow{ck3} 1110 \xrightarrow{ck4} 1111 \xrightarrow{ck5} 0111$
 $0\ 0\ 0\ 0$

$= 1110_{(2)} = 14_{(10)}$

$X_0X_1X_2X_3$

$0\ 1\ 0\ 1$

$Q_0Q_1Q_2Q_3 \xrightarrow{ck1} 1000 \xrightarrow{ck2} 1100 \xrightarrow{ck3} 1110 \xrightarrow{ck4} 0111 = 1110_{(2)} = 14_{(10)}$
 $0\ 0\ 0\ 0$

15. 被加數： $A_3A_2A_1A_0$
 加數： $B_3B_2B_1B_0$
 前級進位： C_i
 和輸出： $S_3S_2S_1S_0$
 進位輸出： C_0
 + V_{CC} 及 Gnd
- } 合計 16 支接腳

16. 如圖：
 為一個以 2'S 補數加法執行減法運算的電路

即 $0100 \longrightarrow 0100$
 $\begin{array}{r} 0100 \\ -0111 \\ \hline \end{array} \xrightarrow{2'S} \begin{array}{r} +1001 \\ \hline \end{array}$
 ? $\boxed{0}1101_{(2)} \Rightarrow (-3)_{10}$

17. $CBA = 111$ 時，則輸出端僅 LED_7 為亮的狀態。

18. 如圖

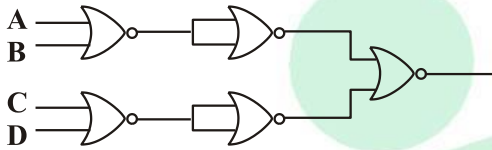
BC \ A	I ₀ 00	I ₁ 01	I ₂ 10	I ₃ 11
0	0	0	1	1
1	0	1	0	1

BC \ A	00	01	11	10
0			1	1
1		1	1	

$$F(A, B, C) = \bar{A}\bar{B}\bar{C} + \bar{A}BC + A\bar{B}\bar{C} + ABC$$

$$F(A, B, C) = \bar{A}B + AC$$

19. $F = \overline{A+B+C+D}$



20. 如圖計數器為 MOD-4 環式計數器

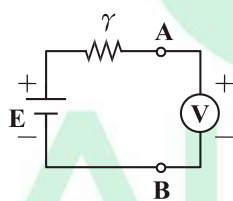
計數狀態為：



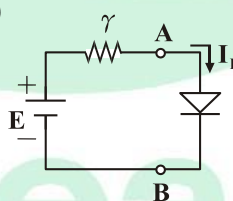
計數輸出接到 7447 解碼：

D	C	B	A	顯示器
0	0	0	1	1
0	0	1	0	2
0	1	0	0	4
1	0	0	0	8

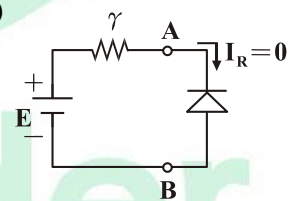
21. (一)



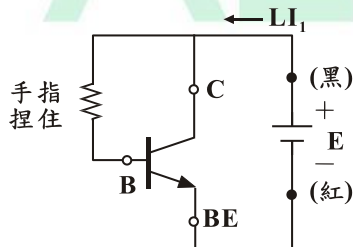
(二)



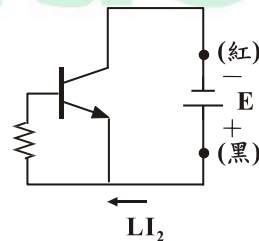
(三)



22. (一) 正確：



(二) 錯誤



$$LI_1 > LI_2$$

23. V_o 正半週失真

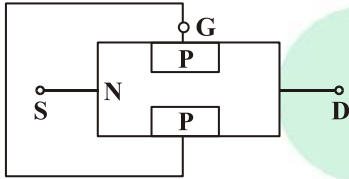
即 V_i 為負半週 $\therefore Q$ 點驅向截止

$$\text{而 } I_B = \frac{V_{CC} - V_{BE}}{R_1 + R_2 + R_B}, \quad I_C = \beta I_B, \quad V_{CE} = V_{CC} - I_C R_C$$

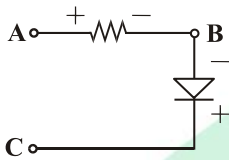
24. $A_p : CE > CB > CC$

25. 直接耦合放大器之電路穩定性最差。

26. G 與 S 或 D 極為單向導通



27.



28. (D) 為減法器 $V_{04} = V_2 - V_1$

29. $f_o = \frac{1}{2\pi\sqrt{6}RC}$, $R \uparrow$, $f_o \downarrow$, 而若 $R_F \geq 29R$ 時, R_F 之大小與 f_o 無關。

30. $CS \longleftrightarrow CE$, $CG \longleftrightarrow CB$, $CD \longleftrightarrow CC$

$\therefore CG$ 之 V_o 與 V_i 同相, 且 Z_i 為最低。

32. 緩衝區(Buffer)可以加快硬碟存取速度

33. 本題是問主要因素, 所以要回答在相同單位面積下 DRAM 容量比 SRAM 大。

36. IPV4 是 4 個 8 位元的數字, 彼此用「·」隔開

IPV6 是 8 個 16 位元的數字, 彼此用「:」隔開

37. 決定封包傳送的最佳傳輸路徑的是路由路(Router)屬網路層。

38. IEEE802.11b \Rightarrow Wi-Fi

IEEE802.16 \Rightarrow Wi-Max

39. Gmail 使用者需線上(On-line)瀏覽郵件